# PRODUCTION OF INK JET RECORDER

Patent Number:

JP10016242

Publication date:

1998-01-20

Inventor(s):

MITANI MASAO; YAMADA KENJI

Applicant(s):

HITACHI KOKI CO LTD

Requested Patent:

「 JP10016242

Application Number: JP19960169073 19960628

Priority Number(s):

IPC Classification:

B41J2/16; B41J2/05

EC Classification:

Equivalents:

#### Abstract

PROBLEM TO BE SOLVED: To provide a recorder of a system preventing the surface oxidation of an Ni metal membrane electrode, drastically enhancing the yield of electrical connection work, also enhanceing the reliability of connection and flying ink liquid droplets to a recording medium by utilizing heat energy.

SOLUTION: In the production of an ink jet recorder supplying a pulse current to a heating resistor consisting of a TaSi-O ternary alloy membrane resistor and an Ni metal membrane conductor provided in the vicinity of an ink emitting orifice to rapidly evaporate a part of the ink in an ink liquid passage and emitting liquid droplet like ink from the emitting orifice by the expansion force of the formed air bubble to perform recording, before the thermal oxidation treatment of the heating resistor, the surface of at least an Ni metal membrane electrode for connection among an Ni metal membrane conductor and the Ni metal membrane electrode for the connection with the external circuit connected thereto is preliminarily subjected to gold plating treatment.

Data supplied from the esp@cenet database - I2

#### (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平10-16242

(43)公開日 平成10年(1998)1月20日

(51) Int.Cl. <sup>6</sup>		識別記号	庁内整理番号	FΙ			技術表示箇所
B 4 1 J	2/16			B41J	3/04	103H	
	2/05					103B	

#### 審査請求 未請求 請求項の数1 OL (全 6 頁)

		<b>番箕間</b> 水	术研以 研水項の数 I UL (全 b 貝)
(21)出願番号	特願平8-169073	(71)出願人	000005094 日立工機株式会社
(22) 出願日	平成8年(1996)6月28日	(72)発明者	東京都千代田区大手町二丁目6番2号 三谷 正男
		7	茨城県ひたちなか市武田1060番地 日立工 機株式会社内
		(72)発明者	山田 健二 茨城県ひたちなか市武田1060番地 日立工 機株式会社内
		1	

## (54) 【発明の名称】 インクジェット記録装置の製造方法

## (57)【要約】

【課題】 本発明は、熱エネルギを利用してインク液滴を記録媒体に向けて飛翔させる形式の記録装置に関するもので、特にヘッドの製造方法の改善策に関するものである。

【解決手段】 インク吐出口近傍に設けられたTa-Si-〇三元合金薄膜抵抗体とNi金属薄膜導体からなる発熱抵抗体にパルス通電することによってインク液路中のインクの一部を急速に気化させ、この気泡の膨張力によって前記吐出口から液滴状インクを吐出させて記録するインクジェット記録装置の製造方法において、前記発熱抵抗体を熱酸化処理する前に前記Ni金属薄膜導体とこれにつながる外部回路との接続用Ni金属薄膜電極のうち、少なくと接続用Ni金属薄膜電極のき処理しておく。

【特許請求の範囲】

【請求項1】インク吐出口近傍に設けられたTa-Si -O三元合金薄膜抵抗体とNi金属薄膜導体からなる発 熱抵抗体にパルス通電することによってインク液路中の インクの一部を急速に気化させ、この気泡の膨張力によ って前記吐出口から液滴状インクを吐出させて記録する インクジェット記録装置の製造方法において、前記発熱 抵抗体を熱酸化処理する前に前記Ni金属薄膜導体とこ れにつながる外部回路との接続用Ni金属薄膜電極のう ち、少なくと接続用Ni金属薄膜電極の表面を金めっき 10 処理しておくことを特徴とするインクジェット記録装置 の製造方法。

#### 【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、熱エネルギを利用 してインク液滴を記録媒体に向けて飛翔させる形式の記 録装置の製造方法に関するものである。

[0002]

【従来の技術】パルス加熱によってインクの一部を急速 に気化させ、その膨張力によってインク液滴をオリフィ 20 スから吐出させる方式のインクジェット記録装置は特開 昭48-9622号公報、特開昭54-51837号公報等によって開 示されている。

【0003】このパルス加熱の最も簡便な方法は薄膜ヒ タにパルス通電することであり、その具体的な方法が 日経メカニカル1992年12月28日号58ページ、及びHewlet t-Packard-Journal, Aug. 1988で発表されている。これら 従来の薄膜ヒータの共通する基本的構成は、薄膜抵抗体 と薄膜導体を厚さ約3μmの酸化防止層で被覆し、該酸 化防止層のキャビテーション破壊を防ぐ目的で、この上 30 に厚さ約0.5μmのTa金属層を被覆するというもの であった。

【0004】しかし、このように厚い多層保護層を介し てインクをパルス加熱するため、インクの吐出に必要な 投入エネルギは15~30μ J/パルスにも達し、その 殆んどのエネルギは基板 (ヘッド) の昇温に消費される という大きな欠点があった。

【0005】これを抜本的に改善する目的で、本発明者 はTa-Si-〇三元合金薄膜抵抗体を開発し、これを 熱酸化することでその表面に約100Aという厚さの電 40 気絶縁性と機械的強度に優れた自己酸化被膜を形成する 方法を発明した(特願平07-43968号、および特願平07-3 40486号参照)。これによって、インクの吐出に必要な エネルギは2. 4~2. 7 μ ] / パルスにまで低減さ れ、しかも安定な吐出に最適な加熱速度範囲(1×10 %~5×10<sup>8</sup>℃/s)をこのヒータによって容易に実現 できるようになった(本発明者の特願平07-285650号参 照)。

【0006】一方、自己酸化膜を持つTa-Si-O三 元合金薄膜抵抗体を有効に利用するためには、インク中 50 ンクジェットプリントヘッドに共通するもので、両タイ

でも腐食しない通電電極用の薄膜金属材料が不可欠であ り、本発明者は最適材料としてNiを選択してきた(特 開平06-71888号公報等参照)。

【0007】しかし、インク中で優れた耐蝕性を示す薄 膜Ni導体でも、正極側の薄膜Ni導体は電蝕され易 く、長時間の使用には問題のあることが分かった。これ に対しては、無機絶縁物層と有機絶縁物層を効果的に利 用することによって長時間の使用に耐えるヒータを実現 することができた(特願平07-43968号、及び特願平08-1 22091号参照)。

[0008]

【発明が解決しようとする課題】上述したような優れた 特性を有するTa-Si-O三元合金薄膜抵抗体を用い たインクジェットヘッドを製造する方法として、既に本 発明者は図3に示す製造プロセスを適用している(特願 平07-135185号、特願平07-320446号参照)。

【0009】図3のプロセスでは、Ta-Si-O三元 合金薄膜抵抗体を熱酸化(11)することによって、耐キャ ビテーション性に優れた極薄自己酸化絶縁被膜をその表 面に形成することができる。この際、熱酸化には350 ℃以上の加熱が必要であるが、Ni金属薄膜導体の表面 も同時に熱酸化され、更にこの延長上に在る外部回路と の接続用Ni金属薄膜電極の表面も絶縁化されてしま う。このため、外部回路と電気的に接続するためには、 この絶縁被膜をドライエッチング等によって除去するこ とが必要であった。

【0010】本発明の課題は、Ni金属薄膜電極の表面 酸化を防止すると共に、電気的接続作業の歩留りを飛躍 的に向上させ、接続の信頼性をも向上させることにあ る。

 $[0\ 0\ 1\ 1]$ 

【発明が解決するための手段】上記課題は、インク吐出 口近傍に設けられたTa-Si-〇三元合金薄膜抵抗体 とNi 金属薄膜導体からなる発熱抵抗体にパルス通電す ることによってインク液路中のインクの一部を急速に気 化させ、この気泡の膨張力によって前記吐出口から液滴 状インクを吐出させて記録するインクジェット記録装置 の製造方法において、前記発熱抵抗体を熱酸化処理する 前に、前記Ni金属薄膜導体とこれにつながる外部回路 との接続用Ni金属薄膜電極のうち、少なくとも前記接 続用Ni 金属薄膜電極の表面を金めっき処理しておくこ とによって達成される。

[0012]

【発明の実施の形態】以下、本発明の発熱抵抗体につい て、その実施例を図面を用いて説明する。

【0013】なお、インクジェットプリントヘッドの構 造とか製造方法の詳細については省略するが、本願が対 象とする発熱抵抗体はトップシュータタイプ、サイドシ ュータタイプの如何にかかわらず、いわゆるサーマルイ

2

プに適用可能なものである。

【0014】先ず、Si基板1の表面に約2μm厚さの SiО2断熱層2を形成する。このSiО2断熱層2は、 S;基板1を熱酸化させて形成しても良いし、図1 (a)に示すように、同一Si基板1上にドライバ回路 14を形成する時に形成される多層構造のSⅰО₂層2 を利用してもよい。また、後者の場合は、このSiO2 層2の上にプラズマCVD法によって約1μm厚さのS i窒化膜がパッシベーション膜として形成されているの が一般的であるが、このSiO2/Si3 N4 2層膜を断 熱層 2 として利用してもよいことは本発明者の特許出願 発明(特願平07-320446号)に記した通りである。

【0015】以下、ドライバ回路一体型ヘッドを例にし て説明する。

【0016】この断熱層2を有するSi基板1上に、

- (b) に示すようにTa-Si-O三元合金薄膜6とN i 金属薄膜 7 をスパッタ法によって順次積層させ、
- (c) に示すようにフォトエッチングによって所定形状 の発熱抵抗体8とボンディングパッド11を形成する。

【0017】発熱抵抗体8と導体9の膜厚は各々約0. 1μmと約0.5μm、発熱抵抗体形状は例えば50μ m□、発熱抵抗体8の抵抗値はTa-Si-O三元合金 薄膜の組成比によって若干の相違があるが、80~25 0 Ωである。なお、ここで検討した三元合金薄膜の組成 比は特願平07-340486号にて記載した64%≦  $T a \le 8.5\%$ ,  $5\% \le S i \le 2.6\%$ ,  $6\% \le O \le 1.5\%$ の範囲のものを中心とした。

【0018】前記Ta-Si-O三元合金薄膜6は、3 50℃以上の熱酸化処理でその表面に約100Aという 極めて薄く、且つ機械的強度にも優れた絶縁性自己酸化 30 被膜を形成し、電解質インク中でのパルス通電にも充分 長い稼動寿命を示す材料となる。このため、従来は図1 ( c )の段階でこの熱酸化処理を行っていたが、一括処 理ではボンディングパッド11のNi薄膜表面も薄く酸 化されるので、ドライエッチングなどによる酸化被膜の 選択除去が必要であった。或いは(c)の段階で、ボン ディングパッド11から駆動信号を投入し、薄膜ヒータ を酸化雰囲気中でパルス加熱することによって抵抗体上 のみを酸化させることも行っていた。しかしこれでは生 産性に問題があり、やはり一括処理が望まれていた。

【0019】そこで (c) の段階でNi 金属薄膜表面の みにAuめっき12を施し、これによって一括熱酸化処 理のできる方法を開発したのである。すなわち、(c) の基板を置換金めっき液に浸漬し、基板上のNi薄膜表 面の全てをAuめっきする。この置換金めっき液には例 えば日立化成(株)製のHGS-100を使用すれば、 Ni薄膜表面(含側面)のみに約500Åの厚さでAu めっきすることができる。これを更に無電解Auめっき 液に浸漬し、Auめっきの厚さを1000~1500Å 又はこれ以上の厚さにする。この無電解Auめっき液に 50 はない。この場合はレジストでめっきの不要なNi薄膜

は例えば日立化成(株)製のHGS-2000が使用で

【0020】置換AuめっきはNi表面にしか付着せ ず、無電解AuめっきはAu表面にしか付着しないの で、図 1 (d) に示すようにN i 薄膜 7 、 9 、 9 'の表 面の全てがAuめっき12され、薄膜ヒータ部8の上に は付着しない。この基板を約400℃で熱酸化すると、 図1 (e) に示すように薄膜ヒータ部8の表面は約10 0 Aの厚さの熱酸化絶縁被膜13でおおわれるので、基 板上のすべての薄膜表面(含側面)がAuか熱酸化絶縁 被膜で被覆されることになる。

【0021】なお、本発明において、Auめっき12を このように厚くするのは、400℃前後の熱酸化処理で NiとAuが数100点の距離を相互拡散するが、その 場合でもNiがAuめっきの表面にまで拡散してこない ようにするためである。

【0022】このようにして形成されたドライバ回路一 体型ヒータ基板(Siウエハ基板)の上に、インクジェ ットデバイスを薄膜プロセスによって形成する工程を図 2に示す。ここで図1 (a) は、図2 (8) の工程が完 了したウエハの断面の一部を示し、薄膜ヒータ8とボン ディングパッド11は1対1に対応するのではなく、ヒ ータn個に対し約6パッドが対応している。

【0023】本発明において、熱酸化処理工程の直前に Auめっき工程を導入することは、(1)発熱抵抗体の 一括熱酸化処理が可能、(2)インク溝形成がAI被覆 処理なしで可能、(インク溝形成用エッチングにはヒド ラジン水溶液が使われるが、Ni薄膜はこれによって溶 解するので、AI膜で被覆してこれを防止していた。今 回のAuめっき処理によって図3の(12)、(1 3) 、(15) の3工程が削除できた) (3) ボンディ ングパッドのAuめっき工程の削除(既にAuめっきさ れている)、(4) Ni薄膜導体の低抵抗化(1/2~ 1/3化)、という大きな効果が得られる。

【0024】勿論、Auめっき処理された導体でも、電 解質インク中では正極側電極が電触され易くなることは Ni導体の場合と同様であり、これに対しては薄い無機 絶縁物層と有機絶縁物層の被覆という対策によって解決 できることは先述の通りである。

【0025】このようにして、製作されたヘッドに水性 インクを充填して印字させたところ、1億ドット以上の インクの吐出後においても初期状態と何ら変わることの ない動作を示した。インクの吐出に必要な印加電力は、 400dpiのノズルで約2μJ/ドット (2W×1μ s)と小さく、従来技術のヘッドに比べ約1/10と桁 違いに小さい特徴を持っていることは言うまでもない。 【0026】なお、Auめっき処理のコストは、めっき 面積とめっき厚さの積に比例するので、ボンディングバ ッド11のNi薄膜以外は必ずしもAuめっきする必要 を被覆し、ボンディングパッド部のみをAuめっきすれば良く、同様にライン抵抗の低減のために共通Ni薄膜導体を含めてめっき処理することもある。

【0027】また、熱処理によるAuとNiの相互拡散で、置換Auめっき膜だけではその表面にNiが析出し、これが酸化して不動態化し易い。このため、置換Auめっき膜の上に厚付け用無電解Auめっきを追加し、合計厚さを少なくとも1000~1500Aとすることが必要である。こうすることによって、外部回路との接続の作業性(接続歩留り、接続強度等)が完全となり、信頼性も格段に向上することは説明するまでもないであろう。また、ヘッド製造プロセス全体の合理化はヘッドの製造歩留りを向上させ、製造コストを更に引き下げることに貢献している。

#### [0028]

【発明の効果】熱酸化処置工程の直前にNi薄膜のAuめっき処理を行うことによって、

- (1) 発熱抵抗体の一括熱酸化処理が可能
- (2) A I 被覆処理なしでインク溝の形成が可能
- (3) 従来技術のボンディングパッドのAuめっき工程 20 が全面的に不要化

- (4) ライン抵抗の大きいNi薄膜導体を低抵抗化(1 /2~1/3化)
- (5)外部回路との接続歩留りと信頼性の向上 等が達成でき、ヘッドの製造歩留りの向上と製造コスト の低減をも達成した。

#### 【図面の簡単な説明】

【図1】 本発明の一例を工程順に示すヒータ基板の断面図である。

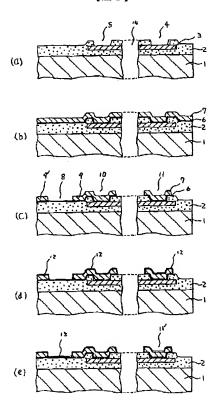
【図2】 本発明の一例を示すヘッド製造工程を示すフ 10 ローチャートである。

【図3】 従来技術のヘッド製造工程を示すフローチャートである。

#### 【符号の説明】

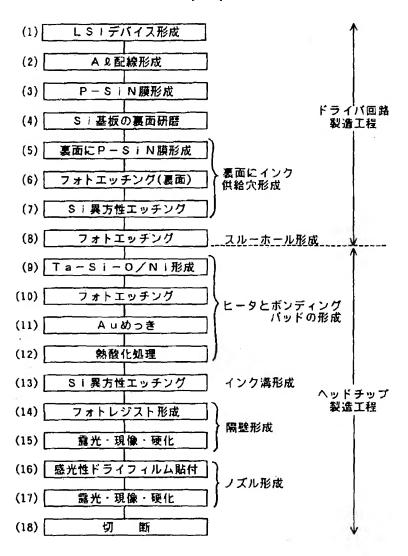
1はSi基板、2はSiO2層、3はドライバ回路のAl配線、4はボンディングパッド用のスルーホール、6はTa-Si-O三元合金薄膜、7はNi金属薄膜、8は発熱抵抗体、9,9'は配線導体、10は接続部、11はボンディングパッド、12はAuめっき被膜、13は自己酸化被膜、14はドライバ回路のデバイス部である。

【図1】



. . 14

# 【図2】



## 【図3】

